

Раздел 2. Архитектура, системные решения и программное обеспечение информационно-управляющих комплексов

ПРОЦЕССОРЫ С ДИНАМИЧЕСКОЙ АРХИТЕКТУРОЙ НА ОСНОВЕ СХЕМ ГИБКОЙ ЛОГИКИ

А. В. Мыскин, В. А. Торгашев, И. В. Царев

Санкт-Петербургский институт информатики и автоматизации РАН
199178, Санкт-Петербург, 14-я линия В.О., д.39
civ@mail.iias.spb.su

УДК 681.3.32

А. В. Мыскин, В. А. Торгашев, И. В. Царев. Процессоры с динамической архитектурой на основе схем гибкой логики // Труды СПИИРАН. Вып. 1, т. 1. — СПб: СПИИРАН, 2002.

Аннотация. *Рассматриваются различные варианты реализации мультипроцессоров с динамической архитектурой (МДА). Предлагается архитектура процессора с динамической архитектурой (ПДА), основанная на интегральных схемах с программируемой (гибкой) логикой – ПЛИС (СГЛ). Обсуждаются различные способы применения этих процессоров как в составе МДА, так и самостоятельно, для решения различных практических задач. — Библ. 4 назв.*

UDC 681.3.32

A. V. Myskin, V. A. Torgashev, I. V. Tsaryov. Processors with dynamic architecture based on flexible logic devices // SPIIRAS Proceedings. Issue 1, v. 1. — SPb: SPIIRAS, 2002.

Abstract. *Different variants of implementation of multiprocessors with dynamic architecture (MDA) are considered. Architecture of the processor with dynamic architecture (PDA), based on programmable flexible logic devices is suggested. Different ways for usage these processors, as well in MDA as independently are discussed. — Bibl. 4 items.*

В лаборатории распределенных вычислительных структур СПИИРАН около двадцати лет разрабатываются различные варианты архитектуры мультипроцессоров с динамической архитектурой (МДА) [1], основанных на теории динамических автоматных сетей (ДАС). Теория ДАС предполагает использование специального метода программирования, в котором программа представляется не как последовательность команд, а как сеть, описывающая не алгоритм решения задачи, а структуру и начальное состояние этой задачи, и состоящая из объектов (узлов сети), каждый из которых может быть отнесен к одному из семи классов (*операторы, данные, ссылки, отношения, ресурсы, типы и структуры, т.е. подсети*), и связей между ними (примитивных отношений). В процессе выполнения такой программы сеть постоянно трансформируется, т.е. могут порождаться новые объекты, уничтожаться объекты, выполнившие свою функцию, а также могут изменяться связи между объектами, типы или структуры самих объектов. Решением любой задачи является стационарное состояние сети, в котором она теряет способность к автотрансформации. Это состояние обычно является некоторой структурой данных, представляющей результат, либо решением может быть полное

уничтожение программной сети, при этом результатом является побочный эффект воздействия программной сети на окружающую среду. При программировании не требуется явного выделения программистом процессов, выполняемых параллельно, поскольку предполагается, что все объекты программной сети потенциально могут выполняться параллельно, а решение о выполнении того или иного процесса на том или ином процессоре в тот или иной момент времени выполняется автоматически в процессе работы операционной системой, многие функции которой могут быть реализованы аппаратно. Основанием для принятия таких решений является состояние объектов, т.е. их готовность к выполнению того или иного действия. Не требуется также, без особой необходимости, явно указывать распределение процессов по вычислительным модулям или процессорам, что крайне облегчает программисту разработку программ, выполняемых параллельно в мультипроцессорной среде.

Основой «идеальной» реализации ДАС является некоторое множество абстрактных процессоров, каждый из которых предназначен для выполнения некоторой определенной функции, соответствующей узлу программной сети, и существует только во время ее выполнения, и мощной коммутационной сети, которая позволяет осуществлять связь между динамически порождаемыми процессорами, передавать обрабатываемую и управляющую информацию между объектами ДАС. Генерация новых объектов, уничтожение объектов, выполнивших свою функцию, либо изменение связей между объектами программной сети, т.е. формирование очередного состояния ДАС, также определяются функциями и свойствами коммутационной сети.

Теория ДАС не накладывает никаких ограничений на способы реализации программной сети. Поэтому можно предложить множество вариантов реализации МДА, основанных на совершенно различных технологиях. Наиболее логичными методами реализации могли бы быть:

- биологические (реализация процессоров, представляющих объекты программной сети в виде биологических структур, находящихся в некотором «коммутационном бульоне», позволяющем произвольным образом динамически порождать и уничтожать требуемые структуры процессоров и динамически связывать их между собой);

- оптические (порождение структур процессоров в нелинейной оптической среде в виде голограмм, определяющих функции некоторых логических оптических ячеек или элементарных процессоров и структуры связей между ними);

- электронные, основанные на нанотехнологиях или квантовых компьютерах, т.е. электронные реализации, использующие возможность динамически создавать различные структуры процессоров и связей между ними на уровне микроскопических электронных структур.

К сожалению, в настоящее время все вышеупомянутые технологии находятся в стадии исследований и пока не готовы к практическому использованию в реализациях МДА. Тем не менее, в конце 80-х годов был реализован экспериментальный вариант МДА (ЕС-2704, совместная разработка ЛИИАН и НИЦЭВТ) [2, 3], базирующийся на обыкновенных электронных элементах низкого и среднего уровня интеграции, при этом изменение структуры процессоров и связей между ними было реализовано виртуально, на программном и микропрограммном уровнях. Т.е. физически был реализован мультипроцессор из 24-х вычислительных модулей (ВМ) в стандартной стойке

ЕС ЭВМ и на той же элементной базе, в состав каждого из которых входил управляющий процессор (УП), коммутационный процессор (КП), исполнительный (ИП) и арифметический (АП) процессоры, а также процессоры ввода-вывода (ПВВ). УП в такой структуре выполняет функцию принятия решений об изменениях в структуре программной сети и запуске отдельных элементов программы на исполнение, КП выполняет функции преобразования структуры программной сети и пересылки ее элементов между модулями системы, ИП и АП выполняют различные конкретные функции по преобразованию информации, включая различные вычисления, ПВВ предназначен для реализации функций обмена с внешней средой. Типовая структура вычислительного модуля МДА показана на рис. 1.



Рис. 1. Типовая архитектура вычислительного модуля МДА

Следует отметить, что архитектура вычислительного модуля может варьироваться в довольно широких пределах, а структура связей между модулями может быть, в общем случае произвольной (ограничение заключается только в том, что количество связей одного модуля с другими должно быть не менее четырех), хотя существует предпочтительная кластерно-иерархическая рекурсивная структура, аналогичная гиперкубу, фрагмент которой изображен на рис. 2. Общая структура системы образуется из кластеров некоторого множества уровней, в каждом из которых кластеры более низкого уровня связаны между собой так, как показано на рисунке, причем в качестве кластеров нулевого уровня выступают вычислительные модули (ВМ). Легко заметить, что количество внешних связей любого кластера равно в этой схеме четырем, как и число связей вычислительного модуля, причем внутри кластера каждый кластер нижнего уровня или модуль связаны по принципу «каждый с каждым».

Взаимодействие между процессорами, между модулями и между кластерами осуществляется посредством системы аппаратно поддерживаемых очередей. Такая структура связей между модулями обеспечивает минимизацию максимального расстояния между модулями в иерархической структуре, при этом максимальное расстояние между модулями не превышает логарифма по основанию 4 от общего количества модулей в системе. Если модуль имеет количество внешних каналов, большее 4-х, то это позволяет увеличить связность системы и в ряде случаев сократить длину наибольшего пути между модулями.

Важной особенностью архитектуры МДА является отсутствие таких критических ресурсов как общая память мультипроцессора или общие шины между модулями или кластерами. Общая память используется только внутри одного ВМ.

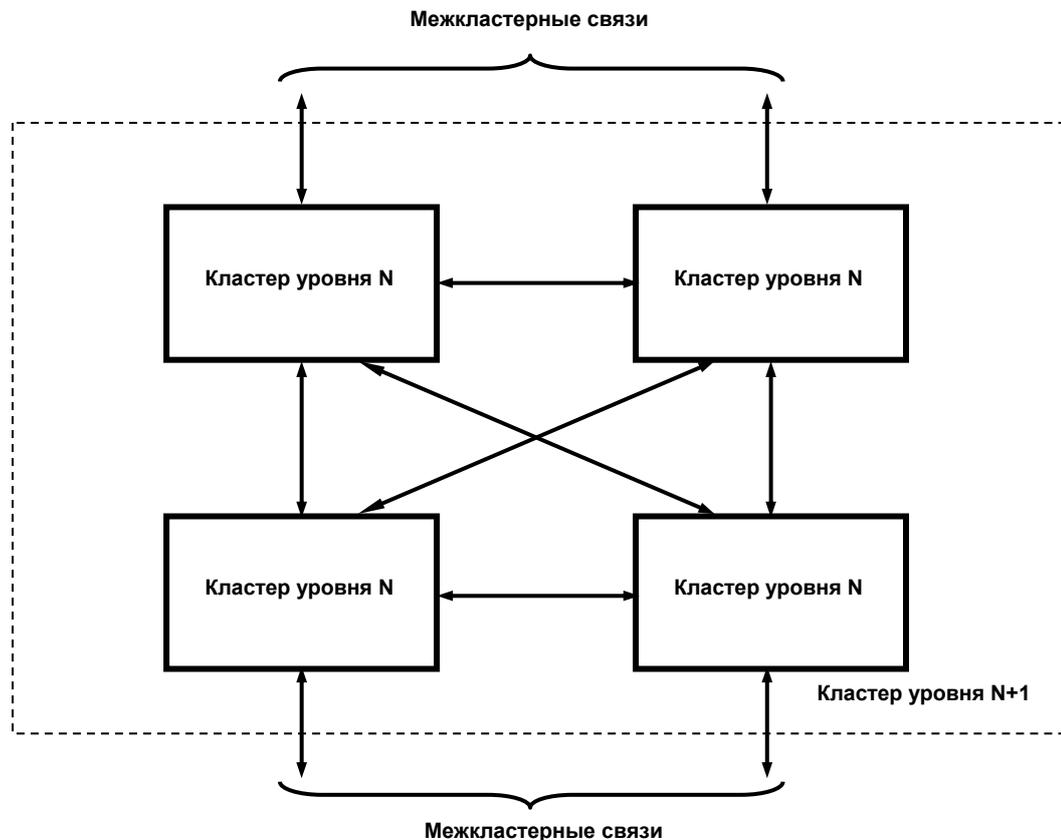


Рис. 2. Кластерная иерархическая структура связей между модулями в МДА

Все указанные процессоры в ЕС-2704 имели микропрограммное управление, позволявшее заменять микропрограммы (а, следовательно, и систему команд) в процессе работы, реализуя тем самым виртуальную структуру МДА. Вышеописанная реализация идей МДА показала возможность создания мультипроцессора, вычислительная эффективность которого, в зависимости от решаемой задачи, на один-два порядка превышала стандартные ЭВМ серии ЕС, будучи реализованной на той же элементной базе и в тех же конструктивах. Мультипроцессор ЕС-2704 прошел испытания на ряде задач и подтвердил все основные преимущества архитектуры МДА, такие как высокая производительность, легкость распараллеливания программ, независимость параллельной программы от количества процессоров (модулей) и крайне высокую надежность, позволяющую продолжать выполнение

программы при выходе из строя (или отключении) значительной части модулей в процессе решения задачи, что позволяет сохранить работоспособность системы в условиях постепенной деградации аппаратуры. Несколько экземпляров ЕС-2704 эксплуатировались в различных организациях, успешно решая поставленные задачи. Задачи, на которых исследовались возможности МДА, относятся к различным классам, таким как цифровая фильтрация изображений, матричные операции, решение больших систем алгебраических или дифференциальных уравнений, обработка гидроакустических сигналов и телеметрической информации в реальном масштабе времени и другие.

Однако, в 90-х годах ситуация существенно изменилась благодаря появлению новых электронных технологий и широкому распространению микропроцессоров, структуру и систему команд которых изменить невозможно. Была предпринята попытка реализации МДА на основе стандартных DSP-процессоров (процессоров для обработки сигналов) TMS фирмы Texas Instruments. В этой ситуации все решения основывались на чисто виртуальной, т.е. программной реализации идей МДА. Тем не менее, реализованная в 1993–1995 годах экспериментальная система из десяти модулей, основанных на процессорах TMS320C30 и TMS320C40, размещенная в стандартном корпусе типа “Industrial PC”, показала хорошие результаты: на ряде задач, таких как задачи трехмерной стереоскопической машинной графики, модуль САПР для разработки сложных конструкций в трех измерениях, задачи построения фрактальных изображений и обработки сигналов, производительность макетного образца оказалась в 20–100 раз выше, чем производительность размещенной в таком же объеме ПЭВМ на основе процессора Pentium-100, тактовая частота которого была в 2,5 раза выше, чем у мультипроцессорного комплекса. При этом сохранялись все основные свойства МДА, перечисленные выше.

Появление в середине 90-х годов интегральных схем с программируемой (гибкой) логикой (ПЛИС или СГЛ), выпускавшихся фирмой Intel, а позднее — фирмой Altera, позволило существенно пересмотреть подход к реализации архитектуры МДА и несколько приблизить ее к «идеальной». В отличие от существовавших ранее «программируемых логических матриц» (ПЛМ), программирование логической структуры которых осуществлялось посредством прожигания перемычек между элементарными ячейками логической матрицы, что могло выполняться только однократно, программирование логической конфигурации ПЛИС осуществляется посредством ввода соответствующей управляющей информации, оформленной в виде массива битов, в набор специальных регистров, что позволяет не только многократно изменять логическую схему устройства, но и делать это непосредственно в процессе работы этого устройства. ПЛИС могут иметь в своем составе ПЗУ (Flash, EEPROM), содержимое которого автоматически переносится в управляющие регистры при включении питания, либо начальная загрузка обеспечивается некоторым набором внешних микросхем. Это позволяет обеспечить некоторое начальное состояние микросхемы и ее функционирование, но не препятствует дальнейшему изменению логической структуры в процессе работы, так как новое состояние этих регистров может быть впоследствии неоднократно перезагружено из внешней среды.

В 1995–2000 годах в лаборатории распределенных вычислительных структур, совместно с другими организациями, выполнялись работы, связанные с использованием ПЛИС для реализации гибких многофункциональных

архитектур процессоров, предназначенных для различных целей. Результатом этой работы явилось создание серии процессоров с динамической архитектурой (ПДА), которые являются многофункциональными устройствами, оформленными как отдельные платы, вставляемые в разъемы (слоты) шины ISA (EISA) или PCI ПЭВМ типа IBM PC. Типовая архитектура ПДА показана на рис. 3. Блоки, обведенные пунктирным прямоугольником, составляют собственно ПДА. В зависимости от конкретного применения и конкретных конструктивных решений, ПДА может располагаться на одной или более платах, хотя наиболее типичной является одноплатная конструкция. Разумеется, на рисунке не показаны вспомогательные элементы, такие как генераторы тактовой частоты, фильтры питания и т.п.

Рассмотрим отдельные компоненты этой архитектуры. Прежде всего следует отметить, что, в зависимости от конкретного применения, некоторые блоки ПДА могут отсутствовать, т.е. на плате ПДА предусматриваются места для всех блоков, но некоторые элементы просто не устанавливаются, если в этом нет необходимости. Обязательными являются только два элемента - **Блок ПЛИС** и **память**, хотя и они могут варьироваться по количеству и типу микросхем.

Блок ПЛИС включает в себя некоторое количество микросхем ПЛИС, как правило на одной плате используются микросхемы одного-двух типов, входящих в одну серию микросхем. В ранних разработках ПДА использовались, например, микросхемы EPX880LC84-10 фирмы Altera или аналогичные, причем количество микросхем ПЛИС на одной плате достигало семи. В более поздних разработках, в связи с увеличением мощности микросхем фирмы Altera, количество микросхем на плате ПДА уменьшается. В настоящее время используются микросхемы серий FLEX20K, APX20K или другие микросхемы той же фирмы. Функции, выполняемые микросхемами, входящими в блок ПЛИС, рассмотрены ниже.

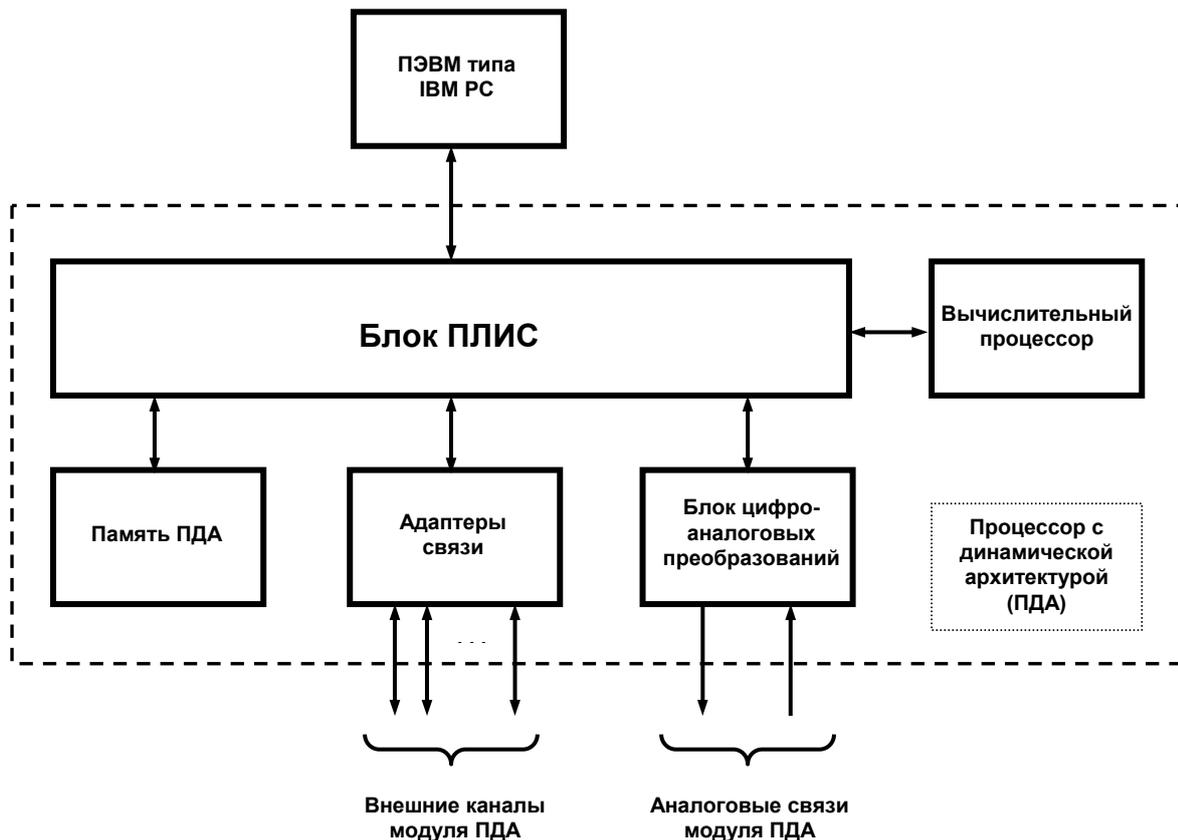


Рис. 3. Типовая архитектура процессора с динамической архитектурой.

Память ПДА может в общем случае включать в себя несколько независимых блоков, таких как динамическая память типа SDRAM, статическая память и флэш-память, используемая для долговременного хранения базового программного обеспечения (например, ядра операционной системы ПДА, библиотек стандартных программ, а также файлов конфигурирования ПЛИС) или некоторого массива постоянных исходных данных. Объем динамической памяти может достигать 32, 64, 128 Мб или более. Объем статической памяти и флэш-памяти обычно несколько меньше и составляет несколько мегабайт памяти каждого типа.

ПЭВМ является в данной структуре хост-машиной, которая может выполнять целый ряд различных функций, перечисленных ниже. В зависимости от решаемой задачи, в качестве ПЭВМ могут использоваться обычные персональные компьютеры, промышленные компьютеры (в этом случае процессорные платы компьютера могут располагаться в том же корпусе и на тех же шинах, что и модули ПДА) или многопроцессорные серверы. В различных вариантах архитектуры и конфигурациях ПЭВМ может выполнять следующие функции:

- осуществлять загрузку управляющей информации ПЛИС, т.е. логической структуры блока ПЛИС, если это необходимо в ходе решения задачи (начальное состояние ПЛИС, как было сказано выше, загружается из внутреннего ПЗУ ПЛИС или внешней флэш-памяти);
- являться источником программ и данных для решения задач;
- являться средством ввода-вывода, хранения на внешних носителях или отображения результатов или промежуточных данных;
- являться средством интерактивного взаимодействия с пользователем (интеллектуальный терминал);
- являться средством взаимодействия с внешними программами и операционными системами;
- выполнять функции отдельных процессорных (вычислительных) модулей в суперкомпьютерах кластерного типа.

ПЭВМ может работать под управлением одной из распространенных операционных систем, таких как DOS, Windows или UNIX (LINUX, QNX). В некоторых случаях модули ПДА могут использоваться автономно, без использования ПЭВМ в качестве хост-машины.

Вычислительный процессор используется в ПДА для выполнения тех вычислительных функций или функций организации вычислительного процесса, которые затруднительно или нецелесообразно реализовывать в блоке ПЛИС. В качестве вычислительного процессора может быть использован любой процессор, который имеет достаточную вычислительную мощность, обладает достаточной гибкостью и простотой организации программ, не требует для управления вычислительным процессом сколько-нибудь сложной операционной системы (или вообще ее не требует) и имеет достаточно простую систему команд, позволяющую реализовывать различные дисциплины обращения к памяти модуля и межмодульного обмена. Как правило, этим критериям удовлетворяют RISC-процессоры, включая DSP-процессоры. В

разработках, которые были выполнены ранее, либо выполняются в настоящее время, в качестве вычислительных процессоров использовались процессоры TMS фирмы Texas Instruments. Эти процессоры, номинально являющиеся DSP-процессорами и обладающие основными свойствами RISC-процессоров, тем не менее, по своей архитектуре и системе команд являются вполне универсальными процессорами, включающими функционально полный набор команд, в том числе некоторые из процессоров этой серии имеют развитую арифметику с плавающей точкой, что позволяет использовать их для решения самых разнообразных задач. В ранних вариантах ПДА использовались процессоры семейств TMS320C3x или TMS320C4x, а в более поздних разработках — процессоры семейств TMS320C62x (без арифметики с плавающей точкой) или TMS320C67x (с арифметикой с плавающей точкой), или другие процессоры из того же семейства (C6000).

Блок цифро-аналоговых преобразований используется в тех версиях ПДА, которые предназначены для обработки сигналов (например, гидроакустических или радиолокационных), либо для использования в качестве коммутационных систем для аналоговых сетей (например, для телефонных или телеграфных коммутационных станций). Как правило, этот блок включает в себя аналого-цифровые и цифро-аналоговые преобразователи, преобразователи уровня напряжений (для обеспечения взаимодействия с сетями, работающими в диапазоне напряжений 20-60 и более вольт) и другие преобразователи сигналов и соответствующие разъемы для приема и передачи сигналов, например, коаксиальные.

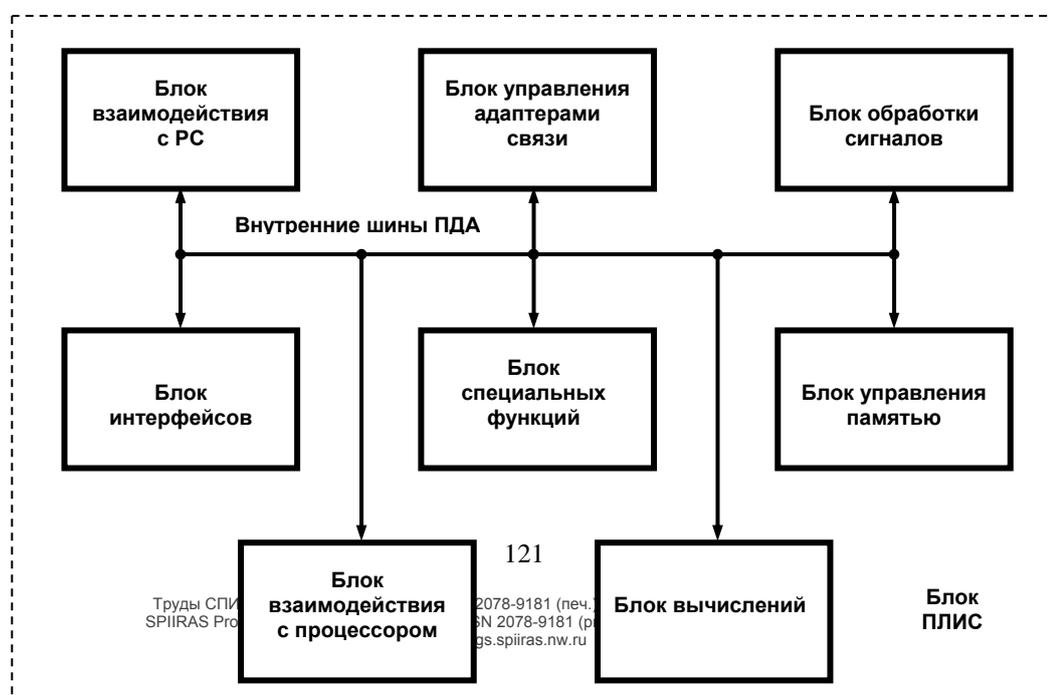
Адаптеры связи предназначены для работы с каналами и сетями различных типов, использующих различные протоколы взаимодействия. В отличие от остальных блоков, входящих в состав ПДА, устанавливаемых в виде набора микросхем на основной плате ПДА, адаптеры выполняются как отдельные субплаты небольшого размера, которые устанавливаются в специальные разъемы на плате ПДА и образуют как бы «второй этаж» платы. Можно провести аналогию между установкой адаптеров связи на плату ПДА и установкой различных контроллеров на материнскую плату IBM PC. Конструктивное отличие состоит в том, что адаптеры устанавливаются не перпендикулярно основной плате, а параллельно (этажерочная или мезонинная конструкция). На одну плату ПДА может быть установлено до четырех адаптеров связи. На плате адаптера устанавливаются элементы, обеспечивающие преобразование уровней или физической природы сигналов (например, преобразование сигналов для подключения оптоволоконных линий, коаксиальных линий, линий, основанных на скрученных парах и т.п.), элементы для обеспечения гальванической развязки (например, оптронные пары), элементы для формирования пакетов в соответствии с требуемыми протоколами обмена, приемопередатчики (трансиверы) и другие. Один адаптер может иметь до 16 битовых линий, которые могут группироваться произвольным образом, т.е. можно организовать 16 битовых каналов или два байтовых. В случае, когда адаптер содержит элементы для цифро-аналогового преобразования, блок цифро-аналоговых преобразований не используется.

Адаптеры связи можно классифицировать на четыре основные группы:

- низкоскоростные, предназначенные для работы с линиями, работающими с напряжениями от 12 вольт и выше (до 60 вольт, но, при необходимости и выше) и со скоростями до нескольких килобит в секунду;

- телефонные, которые также являются низкоскоростными, но предполагают специфические преобразования сигнала;
- среднескоростные, работающие с линиями, которые используют напряжения до 24 вольт (или ± 12 вольт) и скоростями до 10 мегабит в секунду;
- высокоскоростные, работающие со скоростями до 2,5 гигабит в секунду (например, Gigabit-Ethernet), причем могут использоваться как обычные линии (например, LVDS, на скрученных парах), так и оптоволоконные.

Блок ПЛИС (т.е. набор микросхем ПЛИС) конструктивно соединен со всеми остальными блоками ПДА. При этом конфигурация физических соединений с другими блоками может быть в большой степени произвольной, поскольку назначение тех или иных линий определяется при программировании логической конфигурации ПЛИС. Это существенно упрощает проектирование платы ПДА, поскольку уменьшает количество пересечений проводников на печатной плате и, следовательно, уменьшает количество слоев печатной платы. Поэтому, проектирование физических соединений осуществляется независимо от конкретного назначения устройства, а программирование микросхем ПЛИС выполняется в соответствии с теми физическими связями, которые имеются на плате ПДА. Как уже было сказано выше, ПЛИС представляет собой некоторое множество стандартных логических ячеек, конкретные функции которых и связи между ними определяются при программировании логической структуры ПЛИС и загрузке соответствующей информации в управляющие регистры. Поэтому, после загрузки этой информации, набор ПЛИС обретает некоторую логическую структуру, которую можно разбить на функциональные логические блоки. Каждый логический блок может занимать либо полностью одну из микросхем ПЛИС, либо в одной микросхеме может располагаться произвольное количество логических блоков. Это зависит от мощности микросхем ПЛИС и конкретного назначения, функций и сложности логических блоков. В зависимости от назначения ПДА и выполняемых функций, набор функций логических блоков может быть различным, но можно выделить ряд типовых функций, большая часть которых будет присутствовать в любой конфигурации ПДА. На рис. 4 показана типовая функционально-логическая структура блока ПЛИС. Следует, однако, помнить, что данная конфигурация является виртуальной и может меняться не только в зависимости от конкретного применения, но и в рамках одного применения, в процессе решения задачи.



На рисунке не показаны внешние связи блоков, поскольку они очевидны из общей схемы ПДА и назначения и функций основных блоков. Рассмотрим функции отдельных блоков.

Блок взаимодействия с РС. Этот блок обеспечивает взаимодействие различных блоков ПДА с шинами ISA (EISA) или PCI, через которые осуществляется взаимодействие с РС. Он поддерживает физический протокол (временные диаграммы) соответствующей шины, при этом, в частности, позволяет обращаться из РС к памяти ПДА через выделенное окно (заранее заданный диапазон адресов), либо взаимодействовать с ПДА через специально выделенные порты. Блок может также выставлять сигналы прерываний в РС, однако на практике такая возможность редко используется.

Блок управления адаптерами связи. Этот блок передает сигналы и управляющую информацию в адаптеры связи, установленные на плате ПДА или принимает информацию от адаптеров. При необходимости этот блок может также выполнять часть функций по формированию или расформированию пакетов в соответствии с требуемым протоколом, проверку контрольных сумм, преобразование сетевых адресов и т.п.

Блок обработки сигналов. Этот блок связан с блоком цифро-аналоговых преобразований и может, в зависимости от применения ПДА, выполнять первичную обработку сигналов, преобразованных из аналоговых, преобразовывать последовательность импульсов в коды символов и наоборот или анализировать эту последовательность импульсов, а также выполнять любую другую обработку принятых сигналов или формирование выходных сигналов.

Блок интерфейсов. Этот блок обеспечивает реализацию любых интерфейсов для взаимодействия с внешним миром (различными периферийными устройствами, датчиками и т.п.), включая и взаимодействие между отдельными модулями ПДА.

Блок специальных функций. Назначение этого блока может существенно различаться, в зависимости от назначения ПДА и решаемой задачи. Он может выполнять как сугубо внутренние вспомогательные функции ПДА, связанные со взаимодействием остальных блоков, различными преобразованиями информации и т.п., так и специфические внешние функции, например выполнять роль управляющего или коммутационного процессора в модуле МДА.

Блок управления памятью. Этот блок, с одной стороны, обеспечивает взаимодействие внутренней памяти ПДА с остальными блоками ПДА — запись и чтение информации из различных устройств памяти ПДА (динамической, статической или флэш-памяти), с другой стороны, позволяет обращаться к этой памяти со стороны РС, совместно с блоком взаимодействия с РС. Важной функцией этого блока является также преобразование (трансляция) адресов памяти из структурно-логических адресов, основанных на представлении

«объект-смещение», в физические адреса памяти и обеспечение защиты объектов, хранящихся в памяти, от несанкционированного доступа. Преобразование адресов и защита объектов особенно важны в случае использования ПДА в качестве коммутационного и/или вычислительного модуля МДА.

Блок взаимодействия с процессором. Этот блок обеспечивает взаимодействие вычислительного процессора (например, TMS), установленного на плате ПДА, с памятью модуля, с коммутационной сетью, а также с другими устройствами. В частности, в случае использования блока вычислительного процессора в качестве вычислительного модуля МДА, блок взаимодействия обеспечивает, совместно с блоком управления памятью, логический доступ объектов программной сети к локальной памяти своих и смежных объектов этой сети.

Блок вычислений. В ряде случаев целесообразно некоторые чисто вычислительные функции, которые являются наиболее часто используемыми при решении некоторой задачи, реализовывать не в РС, и не в вычислительном процессоре ПДА (TMS), а непосредственно в блоке ПЛИС. Как правило, это вычислительные функции с фиксированной точкой, предназначенные для обработки сигналов, быстрого преобразования Фурье, обработки двумерных или трехмерных графических (векторных) изображений, целочисленные векторные и матричные операции, решение систем алгебраических или логических уравнений и т.п. При этом могут использоваться любые методы организации быстрых вычислений (конвейерных, векторных и других). В этом случае часть ПЛИС программируется для выполнения конкретных вычислений для этой задачи, что позволяет повысить эффективность конкретного вычислительного процесса в десятки и сотни раз. Подобные функции и выполняются в блоке вычислений, функции и объем которого существенно зависят от решаемой задачи.

Вообще говоря, подобное разделение блока ПЛИС на функционально-логические блоки в значительной мере условно, поскольку, во-первых, набор функций, реализуемых на ПЛИС, может существенно варьироваться в зависимости от назначения модуля ПДА и решаемых задач, а во-вторых, поскольку в одной микросхеме ПЛИС может реализовываться несколько функциональных блоков, часть функций нижнего уровня может быть общей для нескольких блоков.

Гибкость логической структуры модуля, реализованного с использованием ПЛИС, позволяет использовать этот модуль в самых разнообразных приложениях. Рассмотрим некоторые возможные способы использования описанного выше модуля ПДА.

Коммутационно-вычислительный модуль МДА. Это – основной вариант использования модуля ПДА, для которого последний и создавался в первую очередь. В этом случае на плате модуля устанавливаются все элементы, показанные на рис. 3, за исключением, может быть, блока цифро-аналоговых преобразований, хотя и он может устанавливаться, если МДА предназначена для решения задач, связанных с обработкой сигналов и другой аналоговой информации. Управляющий и коммутационный процессоры реализуются в блоке ПЛИС. В качестве исполнительного/арифметического процессора используется «Вычислительный процессор», в качестве которого используется наиболее мощный из доступных процессоров TMS, имеющий набор операций с плавающей точкой (следует отметить, что процессоры TMS

одной серии, как правило, совместимы по корпусам и по системе команд, за исключением операций с плавающей точкой, которые имеются не во всех моделях, и легко могут быть заменены один на другой). Если такой мультипроцессор предназначен для решения некоторого набора конкретных задач, то часть специфических, часто используемых или критичных ко времени вычисления вычислительных функций может быть возложена, как уже было сказано выше, на блок ПЛИС, что многократно повышает производительность мультипроцессора. Некоторые, наиболее «интеллектуальные» функции коммутационного процессора также могут быть реализованы на ТМС. Процессоры ввода-вывода также реализуются на блоках ПЛИС, но они могут присутствовать только в тех модулях, которые имеют связи со внешними устройствами. Таким образом, модуль имеет архитектуру, идентичную или близкую к изображенной на рис. 1, а модули соединяются между собой по схеме, показанной на рис. 2, хотя схема межмодульных соединений может быть и иной, поскольку архитектура МДА это позволяет. Сами межмодульные связи реализуются при помощи коммутационных процессоров и адаптеров связи, образуя «коммутационное поле» МДА. При этом, в зависимости от взаимного физического расположения модулей, могут использоваться каналы различного типа. При небольшом расстоянии между модулями могут использоваться обычные связи в виде скрученных пар (внутри одного корпуса — в виде обычных плоских кабелей), а протокол обмена между модулями определяется внутренними алгоритмами обмена и свойствами коммутационного поля МДА. При этом внутренние соединения, как правило, организуются в виде многоуровневых каналов (например, 32 или 64 разряда), а соединения с удаленными модулями могут осуществляться и по последовательным каналам. При больших расстояниях могут использоваться физические линии других типов (как правило, высокоскоростные, хотя и это не всегда обязательно), вплоть до оптоволоконных или беспроводных линий (например, по стандарту Bluetooth), а протоколы обмена также могут быть различными, вплоть до TCP/IP. Для подключения линий различного типа достаточно поставить на плату различные адаптеры связи. Такой подход позволяет создавать распределенные мультипроцессорные системы, в которых отдельные вычислительные ресурсы могут находиться на достаточно больших расстояниях, тем не менее, вся система будет работать как один компьютер, что определяется общей идеологией МДА. Что касается ПЭВМ, то их количество в системе может быть произвольным, т.е. они присоединяются только к некоторым модулям, при этом выполняют как функции хост-машины или интеллектуального терминала для интерактивного взаимодействия с пользователем, загрузки программ и данных, получения результатов, так и функции взаимодействия с периферийными устройствами, хранения информации на дисковых и прочих накопителях, отображения результатов на экране монитора и т.п., что, впрочем, не исключает возможности присоединения периферийных устройств непосредственно к модулям МДА.

Коммутационный модуль кластерного суперкомпьютера. В последнее время во всем мире получили распространение «кластерные суперкомпьютеры», в качестве вычислительных элементов в которых используются как обычные ПЭВМ, так и более мощные машины, например многопроцессорные серверы, содержащие два, четыре или восемь процессоров Intel. В качестве коммутационной сети в таких суперкомпьютерах, как правило, используются обычные компьютерные сети типа Ethernet или

Myrinet. Несомненным достоинством таких суперкомпьютеров является их доступность и дешевизна, а также — масштабируемость, а в качестве операционных систем в кластерных компьютерах используются, как правило, различные модификации UNIX, чаще всего — LINUX, а в качестве метода распараллеливания программ — общеизвестные стандарты PVM и MPI. Однако, у таких систем имеются и общие недостатки. Во-первых, пропускная способность сетей Ethernet и Myrinet невысока, что существенно снижает общую эффективность системы. Во-вторых, использование стандартных методов распараллеливания эффективно далеко не во всех случаях и требует значительных усилий от программиста для достижения эффективного распараллеливания. Существенного улучшения характеристик кластерного суперкомпьютера можно достичь, если для построения коммутационной сети использовать структуру коммутационного поля МДА, основанную на модулях ПДА, используемых как коммутационные модули. Такая структура будет во многом аналогична структуре МДА и может лишь незначительно отличаться от структуры, описанной в предыдущем разделе. Основные отличия заключаются в том, что может быть установлен менее мощный процессор TMS, в том числе без арифметики с плавающей точкой, а также могут быть некоторые отличия в программном обеспечении. Однако, в качестве вычислительных модулей в этом случае будут использоваться ПЭВМ типа IBM PC, основанные на процессорах фирмы Intel, включая многопроцессорные серверы, а модули ПДА будут играть только роль коммутационного поля. Это позволяет, во-первых, существенно повысить пропускную способность коммутационной сети кластерного суперкомпьютера, во-вторых, использовать стандартное программное обеспечение IBM PC и стандартные методы распараллеливания программ, одновременно используя преимущества высокоэффективного коммутационного поля МДА, а в-третьих, осуществить постепенный, плавный переход от стандартных методов программирования и распараллеливания программ к методам, используемым в МДА, не меняя аппаратного обеспечения. В последнем случае появляется возможность использовать также избыточную вычислительную мощность процессоров TMS, устанавливаемых на ПДА (в этом случае могут использоваться как процессоры с плавающей арифметикой, так и без нее), а также вычислительную мощность блоков ПЛИС для решения специфических задач. Конструктивно такие суперкомпьютеры могут быть оформлены как множество отдельных ПК или серверов, в которые вставлены модули ПДА, выполняющие коммутационные функции, либо в виде специальных корпусов или стоек, предназначенных для промышленных ПК, или специально разработанных, в этом случае вычислительные модули, основанные на процессорах Intel, устанавливаются в слоты шины PCI «индустриального корпуса» или стойки и являются конструктивно равноправными элементами с платами ПДА.

Интеллектуальный коммутатор (станция коммутации пакетов). Множество модулей ПДА может быть использовано также в качестве коммутационной станции для различных типов каналов. При этом внутри этого множества связанных между собой модулей используются интеллектуальные методы коммутации, характерные для коммутационного поля МДА. Основным методом, используемым в коммутационном поле МДА, является метод коммутации пакетов, хотя и существенно отличающийся от традиционных. Наличие сменных адаптеров связи, различной настройки блоков управления этими адаптерами и интерфейсных блоков и различного программного

обеспечения позволяет использовать как различные типы линий связи, так и различные протоколы обмена. Что наиболее важно, данный подход позволяет объединять системы коммутации и сети, использующие различную структуру пакетов, различные методы адресации абонентов, различные варианты кодировки информации, различные физические линии и различные протоколы обмена, передавая информацию между ними, преобразовывая соответствующим образом структуру пакетов и адресов, кодировку символов или физические характеристики сигналов. Кроме того, система позволяет в отдельных случаях использовать и метод, имитирующий коммутацию каналов, если входные и выходные каналы являются однородными. Программное обеспечение такой станции содержит базу данных, в которой имеется информация о физической природе, способах кодировки и скоростных характеристиках каналов и передаваемых сигналов, структуре пакетов, скоростях обмена, протоколах обмена, о параметрах и характеристиках абонентов сети, разрешенных этим абонентам методов доступа и дополнительных услуг и т.п.

В течение 1997–2000 годов совместно с ФГУП НПК «Красная заря» была разработана на основе модуля ПДА коммутационная станция для телеграфных и телексных каналов, рассчитанная на 2048 абонентов (на одном модуле ПДА), с возможностью передачи телеграфных сообщений через сети коммутации пакетов с протоколами X25, X28 и другими, а также через системы электронной почты. В настоящее время в рамках этой работы разрабатывается универсальная коммутационная станция для передачи различной информации между телеграфными и телефонными абонентами, сетями коммутации сообщений, с различными кодировками сигналов, физическими линиями и протоколами обмена. Пропускная способность одного коммутационного модуля, реализованного на основе ПДА, может достигать 40 Гигабит в секунду. В системе из нескольких модулей пропускная способность возрастает пропорционально количеству модулей, чему способствует общая идеология коммутационного поля ПДА, обеспечивающая полнодоступную коммутацию указанного количества каналов, при этом выход из строя некоторой части модулей не препятствует продолжению обмена, лишь несколько уменьшая общую пропускную способность системы.

Процессор для обработки сигналов. Наличие в модуле ПДА блока цифро-аналоговых преобразований позволяет использовать его в системах обработки сигналов, таких как радиолокационные, гидроакустические и другие. При обработке подобных сигналов в блоке ПЛИС (точнее, в блоке обработки сигналов) формируется некоторое функциональное устройство, анализирующее уровни или частотные составляющие сигналов и преобразующее эти сигналы в цифровую информацию, которая может обрабатываться в блоке вычислений или в «вычислительном процессоре», и выполняется первичная обработка этих сигналов. Учитывая регулярность алгоритмов обработки сигналов, большинство функций по их обработке можно реализовать в блоке ПЛИС, используя конвейерную и/или параллельную обработку этой информации. При этом можно эффективно реализовать и достаточно сложные алгоритмы обработки сигналов, такие, как БПФ и др. В 1996-2000 годах в лаборатории распределенных вычислительных структур, совместно с фирмой «Морские Комплексы и Системы Плюс» («МКИС+») был реализован на основе различных версий модуля ПДА ряд радиолокационных станций [4] и выпущено несколько десятков экземпляров этих станций, которые

успешно работают как в различных организациях России (порты, пограничные службы и т.п.), так и за рубежом (в Норвегии и США). В этих радиолокационных станциях обеспечивается обработка потока сигналов объемом до 66 миллионов отсчетов в секунду, при этом каждый отсчет кодируется двухбайтовым кодом, т.е. обрабатывающая способность станции соответствует пропускной способности в 1056 мегабит (132 мегабайта) в секунду. В этой конфигурации системы отсутствуют блоки управления адаптерами связи и сами адаптеры, но используются блоки обработки сигналов и цифро-аналоговых преобразований, блоки взаимодействия с РС и вычислительные блоки. Вычислительный процессор в этих системах не используется, а вторичная обработка радиолокационной информации (обнаружение и сопровождение целей, распознавание объектов, отображение текущей обстановки и другая обработка информации), а также взаимодействие с оператором, выполняется на РС, работающей под управлением операционной системы реального времени QNX.

Графический модуль САПР. На кафедре машинной графики Санкт-Петербургского университета телекоммуникаций им. Бонч-Бруевича под руководством профессора В. М. Дегтярева разработан метод создания и обработки трехмерных изображений, включая стереоскопические, который отличается очень компактным представлением геометрической информации, основанном на аналитическом представлении поверхностей и гиперповерхностей второго порядка (в принципе, возможно и использование поверхностей более высоких порядков). Эти методы могут использоваться во многих областях, связанных с обработкой трехмерных изображений, в том числе в САПР для конструирования геометрически сложных объектов, при этом обеспечивается высокое качество изображений. Компактность представления сложных объектов позволяет сократить объем данных, описывающих эти объекты, на несколько порядков, по сравнению с векторным представлением изображений. Однако, «узким местом» этого метода является достаточно сложный алгоритм преобразования аналитического представления геометрических объектов в изображение, отображаемое на экране монитора, требующий значительных вычислительных ресурсов, в том числе и для вычислений с плавающей точкой. Использование модуля ПДА для реализации функций преобразования подобных изображений позволяет достичь значительной производительности при построении, преобразовании и отображении этих объектов. В этом случае достаточно одного или нескольких модулей ПДА, вставляемых в обычную ПЭВМ. Адаптеры связи и блок цифро-аналоговых преобразований в этом случае не используются, а вычислительный процессор TMS может как устанавливаться, так и не устанавливаться, в зависимости от конкретного варианта решаемой задачи и используемых алгоритмов, что позволяет существенно снизить стоимость системы. В последнем варианте основная вычислительная нагрузка ложится на блок специальных функций и блок вычислений, которые и реализуют требуемые преобразования изображений. При этом этот блок может быть расширен за счет блока взаимодействия со внешней средой (интерфейсного), блока обработки сигналов и блока управления адаптерами связи, которые отсутствуют в этом варианте. В некоторых конкретных вариантах может также отсутствовать блок взаимодействия с процессором и сам «вычислительный процессор». В 1993–1995 годах подобная структура была реализована на элементах, которые к настоящему времени устарели, и демонстрировалась на различных выставках и конференциях, включая международные.

Перечисленными примерами возможности применения модуля ПДА далеко не исчерпываются, благодаря его гибкой логической структуре и возможности варьирования выполняемых функций. При этом, как правило, не требуется проектировать новые типы модулей для каждого конкретного случая, поскольку можно варьировать установку элементов на плату модуля, настройку ПЛИС и программное обеспечение. Необходимость в разработке новых вариантов модуля появляется только в связи с появлением на рынке новых, более мощных, микросхем ПЛИС, новых процессоров и микросхем памяти, а также в связи с прекращением выпуска ранее использовавшихся микросхем.

Использование различных модификаций модуля ПДА для различных практических задач в течение ряда лет и накопленный опыт позволяют утверждать, что данный подход является весьма гибким и эффективным для реализации различных систем обработки информации, в том числе и распределенных компьютеров, станций коммутации пакетов, обработки сигналов и трехмерных графических изображений, а также для многих других приложений.

Литература

- [1] *Торгашев В. А.* Управление вычислительными процессами и машины с динамической архитектурой // Вычислительные системы и методы исследований и управления автоматизации. — М.: Наука, 1982, — с. 172–187.
- [2] *Torgashev V. A. and Plyusnin V. U.* Dynamic Architecture Computers. — In Proc. of The Int. Conf. Parallel Computing Technologies. ReSCo — Moscow, 1993 — p. 25–29.
- [3] *Торгашев В. А.* Машины с динамической архитектурой // Теоретические основы и прикладные задачи интеллектуальных информационных технологий. Российская академия наук, Санкт-петербургский институт информатики и автоматизации — СПб, 1998, — с. 154–165.
- [4] *Afanasiev V., Sapegin V, Torgashev V.* Dynamic Architecture Processors in vessel and air traffic management systems. — In Proc. Of Int. Conf. On Informatics and Control (ICI&C'97). — St. Peterburg, 1997 — p. 71–76.